

P 型鍺金氧半場效電晶體的可靠度分析

系所／電子工程學系

指導老師／邱福千

組員／林舉文、張嘉哲、蔡岱廷

我們在這裡提出了具有金屬閘極與 $ZrO_2/Al_2O_3/GeO_2$ 的 High-k 閘極堆疊之 p 型鍺金屬氧化物半導體場效應電晶體(Ge-pMOSFETs)，閘極堆疊(Gate Stack)降低了鍺元件的等效氧化層厚度(EOT)，對於現今要求輕薄短小的電晶體元件是一大幫助，但仍有不可忽視的可靠度問題。我們將針對鍺元件的負偏壓溫度不穩定性效應(Negative Bias Temperature Instability, NBTI)進行可靠度分析。

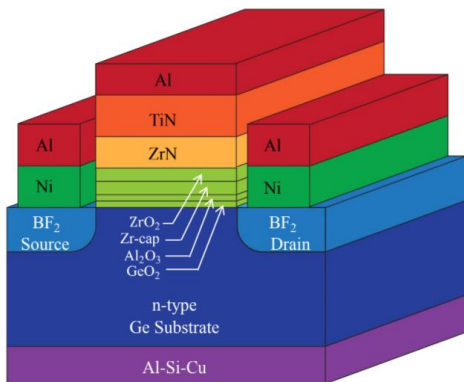


圖 1：元件結構

本實驗對元件施予不同大小之應力電壓，並分析數據觀察元件的退化情形。在做 NBTI 的時候先將基極、源極和汲極同時接地($V_B=V_S=V_D=0$)，閘極給應力電壓為 $-1.1V\sim-1.4V$ 依序遞增，進行測試的應力時間(Stress Time) 則是從 0 秒至 5000 秒。

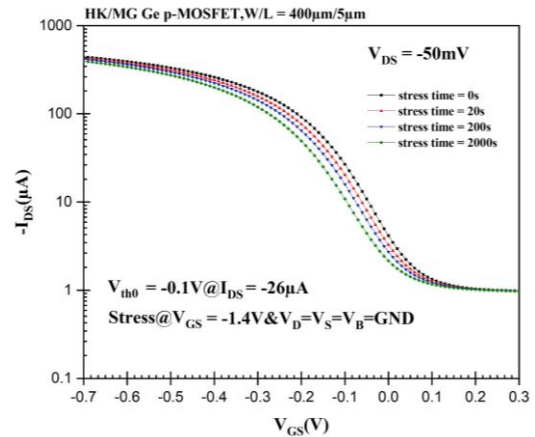


圖 2： $I_{DS} - V_{GS}$ 輸出特性曲線

在應力電壓 $-1.4V$ 下，我們使用三種方法(線性外插法、轉換電導改變法、次臨界斜率法)求得之臨界電壓對應力時間作圖，經由圖 3 發現轉換電導改變法較為準確，因此將採用作為臨界電壓的取法。

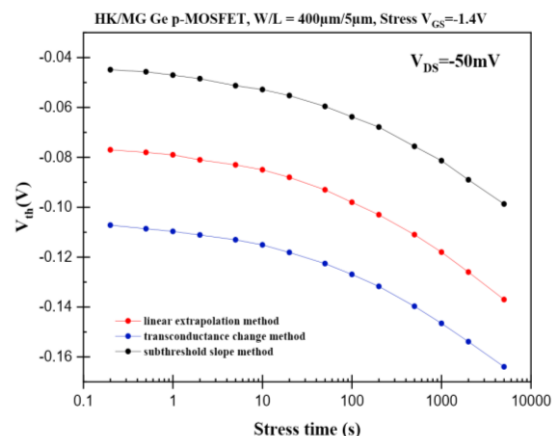


圖 3：三種方法比較

元件內的寄生電阻可能影響元件的電性，特別是源極與汲極串聯之電

光電半導體類

阻 R_{SD} 須被考慮，圖 4 為有無 R_{SD} 影響之跨導導數法曲線進行比較，隨應力時間增加臨界電壓值會飄移更多並變得更負，顯示 R_{SD} 對臨界電壓值的差值約為 1mV，此影響甚小可忽略不計。

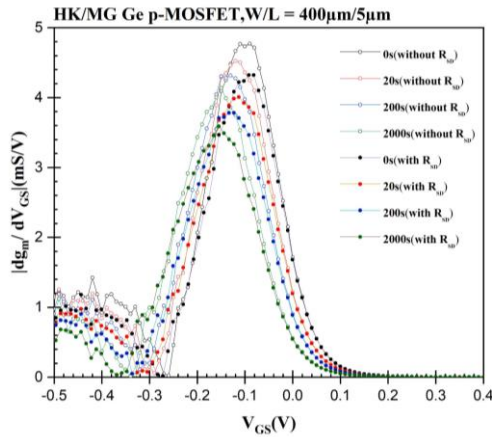


圖 4：有無寄生電阻之轉導轉換法

圖 5 顯示 ΔV_{th} 和 ΔS_t 都遵循冪次定律相關性(Power-Law Dependence)，時間指數為 n ，即 $\Delta V_{th} = A \times t^n$ 。由圖可觀察到 ΔV_{th} 和 ΔS_t 的時間指數幾乎相等，推論出臨界電壓的退化和次臨界擺幅的退化為正相關。

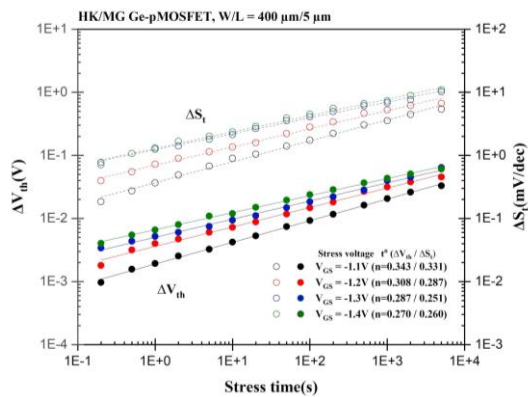


圖 5： ΔV_{th} 和 ΔS_t 關係圖

ΔN_{ot} 的時間指數與 ΔV_{th} 相近，因此在量測的應力時間內，主導臨界電壓退化的主要原因為氧化層陷阱電。

110 專研專刊
根據矽基元件的氫擴散模型，時間指數可以用來判斷是何種類型氫導致介面缺陷生成，1/6、1/4 和 1/2 的分別對應於 H_2 、 H 、 H^+ 。實驗中 ΔN_{it} 的 n 值接近 1/2，則推測帶電物質(H^+)的擴散是界面狀態退化的主要原因，如圖 6。

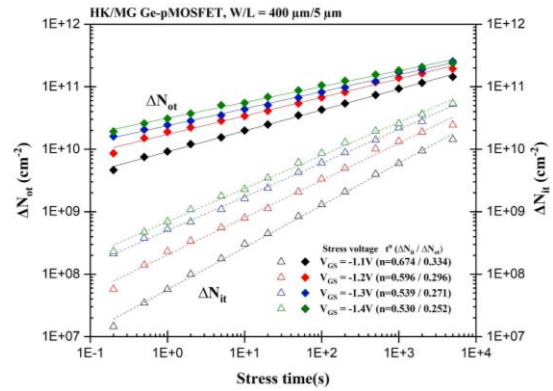


圖 6： ΔN_{ot} 和 ΔN_{it} 關係圖

由圖 7 可觀察到，施加應力電壓前期，主導元件退化的因子主要為電洞陷阱(N_{ot})，但大約在 10^6 s 時會產生交叉，此交叉點定義為特徵時間(t_c)，在特徵時間後主導元件退化的因子將會改變，導致元件退化的主因在特徵時間後從 ΔN_{ot} 變為 ΔN_{it} ，並且 ΔN_{it} 主導了元件的退化。

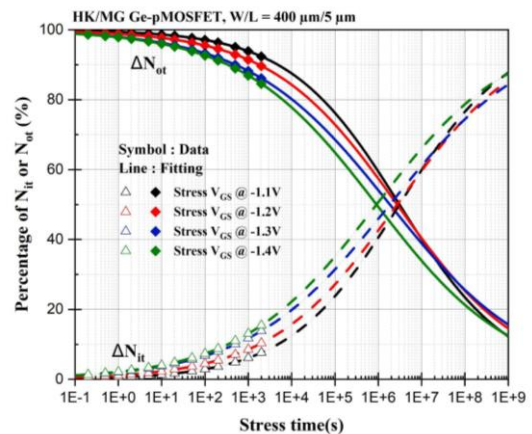


圖 7： N_{ot} 及 N_{it} 增加量的百分比