

介電質之電荷捕獲分析

系所／電子工程學系

指導老師／邱福千

組員／張瑞炘、劉桂宏、陳威嘉、王昱鈞

本篇研究著重在討論負偏壓溫度不穩定性(NBTI)造成元件的退化情況以及臨界電壓的決定。

元件在介電層以及介電層和基板的界面上，皆有缺陷存在著，這是因為基板和介電層兩者在基本上是不同的物質，結合時界面必定產生不完整的懸浮鍵結(Dangling Bond)，而形成我們所謂的缺陷，即使是使用接合性最佳的二氧化矽作為介電層，仍無法避免。這些缺陷會與在通道內流動的載子發生捕捉/釋放的現象，並且造成臨界電壓的偏移。我們藉由在閘極設定偏壓(Bias)，觀察元件特性的退化情形，而這個退化的現象就是偏壓不穩定性，施加的偏壓稱為應力電壓(Stress Voltage)。NBTI 大多都發生在PMOSFET，因為PMOS在操作的時候必須在閘極施加負偏壓。

現在學術界常使用來當作臨界電壓的量測方法是透過 G_m 對 $I_{DS}-V_{GS}$ 圖進行外插法，以及使用定電流法，不過除了外插法之外，我們還使用了跨導轉換法(Transconductance Change Method)

以及次臨界斜率法(Subthreshold Slope Method)來決定臨界電壓，而定電流法則是拿來當作驗算的概念，詳細情形如圖 1。

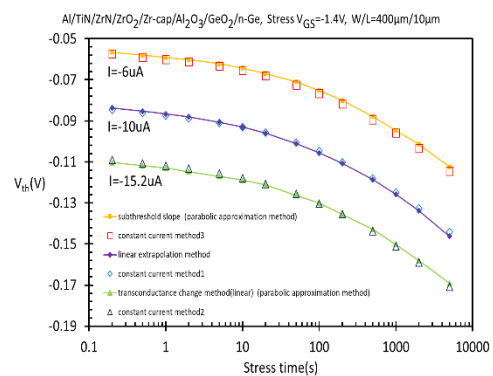


圖 1：三種方法之 V_{th} 值

我們是使用 NBTI 之後的數據來進行臨界電壓的決定，可以看出 NBTI 的確對臨界電壓造成偏移，並且應力的時間越長，偏移的情況就越嚴重。會造成造成臨界電壓值不同的原因是三種方法都在不同的通道形成狀態，但是我們沒辦法完美定義什麼時候才算完全形成通道的狀態，所以才會產生這個研究方法。透過圖 1 也可以看出，三種分別的定電流法所決定的臨界電壓和其他三種的結果是差不多的，所以下面有關臨界電壓的決定就由定電流法代替。

可以通過臨界電壓的偏移量觀察

半導體元件組
出隨著應力時間變長所造成的電荷捕獲現象，也正因為如此，臨界電壓值的決定就會顯得十分重要了，如圖 2。

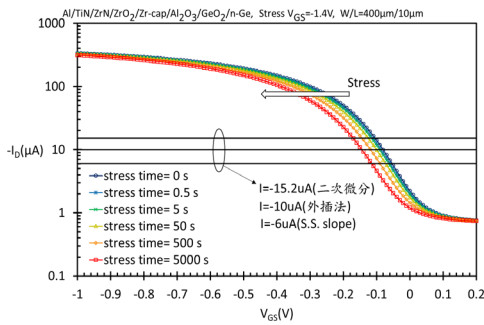


圖 2：定電流法在 $I_{DS}-V_{GS}$ 圖上的樣子

透過圖 2 可以看出，隨著閘極電壓的加大， $I_{DS}-V_{GS}$ 的偏移情況就會越嚴重，也可以看出臨界電壓的位置差不多是在中段左右。不過我們所閱讀到的論文臨界電壓都在比較前段一些，也就是電壓還沒那麼大的位置(越接近 0 的位置)，這也讓我們開始思索，是不是把偏移的低點定得太高了，因此，我們透過計算找出了平帶電壓 (Flat Band Voltage)，如圖 3。

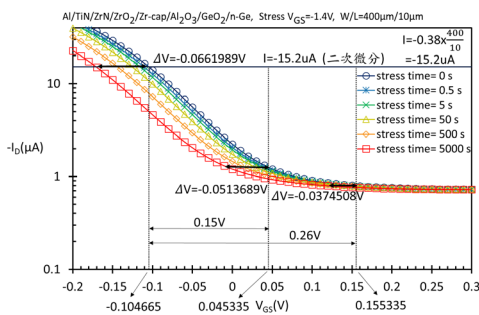


圖 3：平帶電壓之值($I=-15.2\mu A$ 為例)

圖 3 中有兩個平帶電壓是因為基板的電阻率不確定所造成的。可以看出位置的確在前段了一些，因此我們決定把平帶電壓當作整個 NBTI 偏移的低點，

而臨界電壓當作偏移的高點，如圖 4。

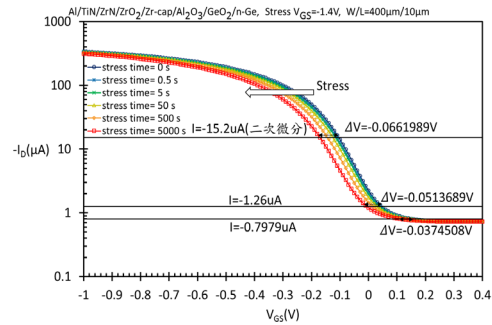


圖 4：NBTI 偏移之高低點

透過計算偏移量可以得出陷阱的數量，計算結果如圖 5。

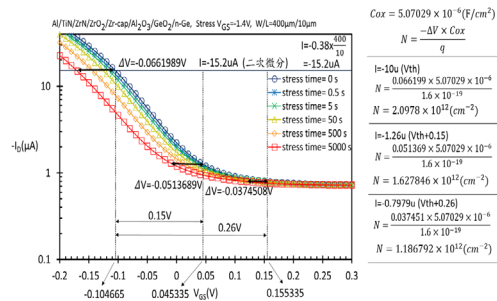


圖 5：陷阱數量之計算

透過將陷阱的數量相減，即可以分離出 N_{it} 和 N_{ot} ，就能得出我們研究的結論。