

二階運算放大器之設計佈局模擬

系所／電子工程學系
 指導老師／林憶霞老師
 組員／林博旻、吳豪昇

運算放大器(Operational Amplifier)是一種直流耦合，差模(差動模式)輸入、通常為單端輸出(Differential-in, Single-ended output)的高增益(Gain)電壓放大器。運算放大器有許多的規格參數，例如：低頻增益、單位增益頻率(Uncity-Gain Frequency)、相位邊限(Phase Margin)、功耗(Power Dissipation)、輸出擺幅、共模拒斥比、電源抑制比、共模輸入範圍(Input Common Mode Range)、轉動率(Slew Rate)、輸入偏移電壓(Input Offset Voltage)等。

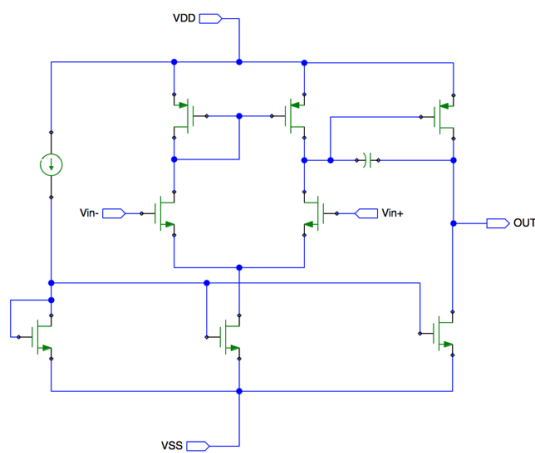


圖 1：Basic 2-Stage-OPA

全客戶設計中積體電路佈局以電晶體階層佈局為基礎，從元件的尺寸、位置及元件間的連線等各項佈局細節

均需要自行規劃已滿足設定之規格。採用 Cadence 佈局軟體、H-spice 電路模擬軟體、CosmosScope 波形查看軟體、在 Linux 環境下對二級運算放大器(Two-Stage OPA)電路之特性分析(Pre-Layout Simulation)，實際電路佈局(Layout)，以及佈局之後的佈局規則驗證(Design Rule Check)，佈局圖和電路圖之比對(Layout vs. Schematic)。在完成佈局之後進行寄生效應參數之萃取(Practices Extraction)，再進行一次模擬(Post-Layout Simulation)，以研判實際晶片的可能性。

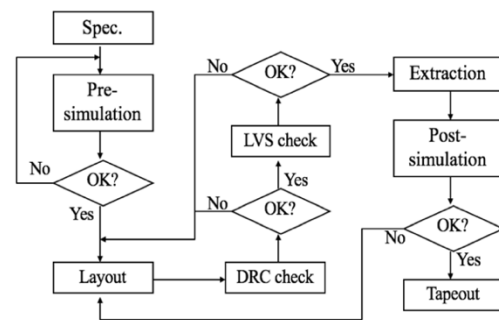


圖 2：設計流程圖

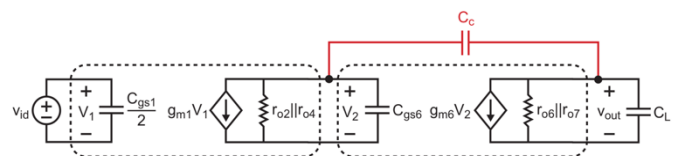


圖 3：2-Stage-OPA 小訊號模型

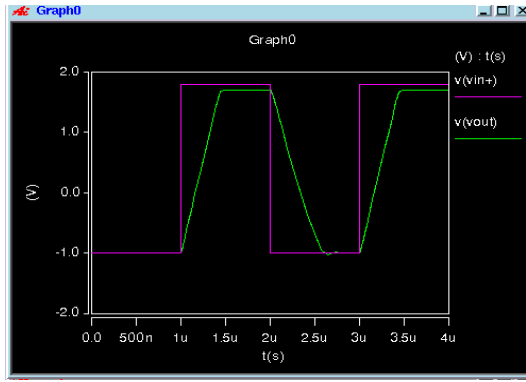


圖 3：Slew Rate 波形

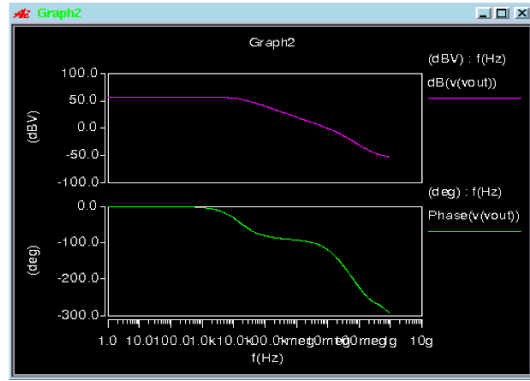


圖 4: Frequency response

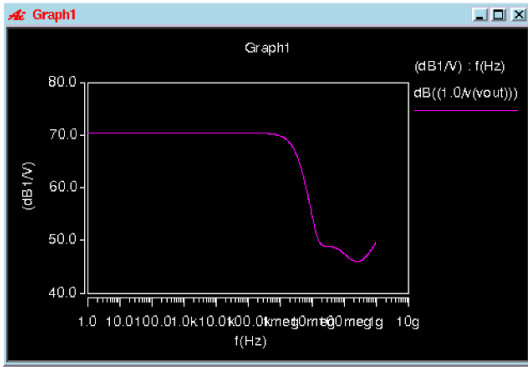


圖 5：CMRR 量測

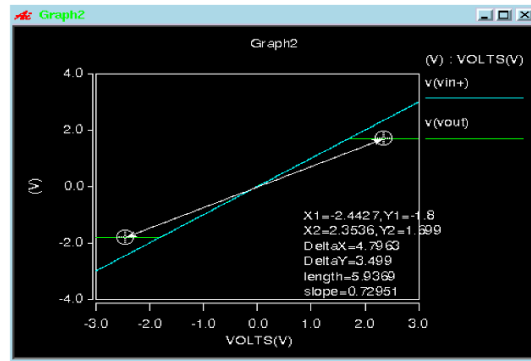


圖 6：ICMR 量測

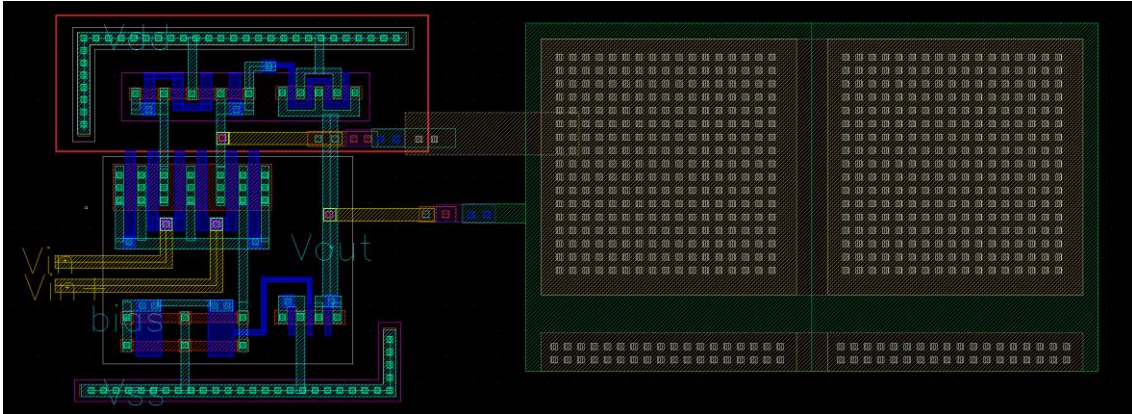


圖 7：layout