

P 型鍺金屬氧化物半場效電晶體之研究

系所／電子工程學系

指導老師／邱福千

組員／陳智偉、洪子欽、林皓璋、徐毓潔

隨著互補式金屬氧化物半導體 (CMOS) 技術的縮減，具有高電洞遷移率的 P 型鍺金屬氧化物半導體場效應電晶體 (Ge pMOSFET) 受到很多關注，很可能是下一個技術節點使用的材料。在這裡提出 ZrN/ZrO₂/Zr-cap/Al₂O₃/GeO₂ 閘極堆疊 (Gate stack) 鍺金屬氧化物半導體場效應電晶體，閘極堆疊降低了鍺元件的等效氧化層厚度 (EOT)，但仍舊有不可忽視的可靠度問題，我們的工作將著重在鍺元件的負偏壓溫度不穩定性效 (Negative Bias Temperature Instability, NBTI) 和時依性介電層崩潰 (Time Dependent Dielectric Breakdown, TDDB) 的可靠度分析，在負偏壓溫度不穩定性部分，我們成功由冪律模型 (Power Law Model) 預測元件經過十年後可正常操作的閘極電壓 0.35V，V-model 的預測則較為保守，僅只有 -0.33V。

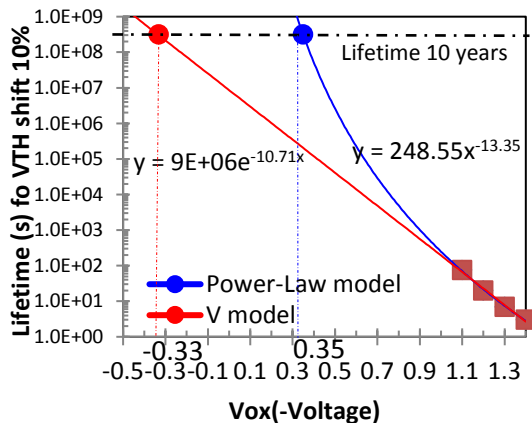


圖1：Lifetime 預測(臨界電壓偏移10%)

R-D 模型解釋了 NBTI 造成氫的擴散行為，我們發現在本次工作中，主導擴散的物種 (Species) 是氫原子。

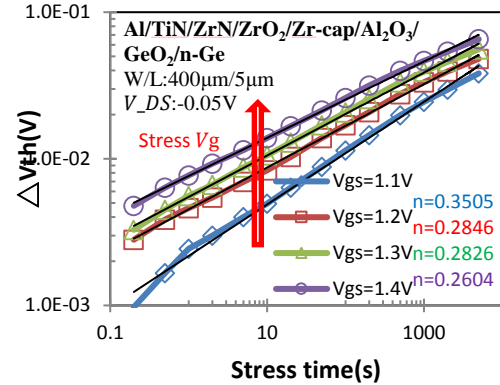


圖2：臨界電壓改變量與 Stress 時間關係圖

由臨界電壓與轉導 Gm 經過 Stress 後的退化關係，我們推測本體陷阱 (oxide trap) 主導 NBTI 退化。

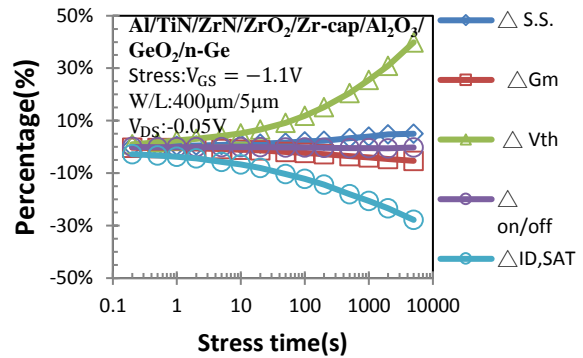


圖2：NBTI Stress 後各參數退化程度

$$f(x) = 1 - \exp\left[-\left(\frac{x}{\alpha}\right)^\beta\right] \quad (1)$$

在時依性介電層崩潰 (TDDB) 部分，我們以 $\ln(-\ln(1-f))$ 對 $\ln(x/\alpha)$ 作圖，所得到的斜率即是韋布斜率 (β)，將所量測的累積的崩潰或然率對時間的關係圖帶入式子 (1) 中可得到在 4.9V、5.0V、5.1V、5.2V 下的 β 值分別為 2.856、2.320、2.502 和 1.509，可以發現當測試電壓越大，則 β 值越小，表示 MOS 彼此之間的差異性增加，可靠度越差。

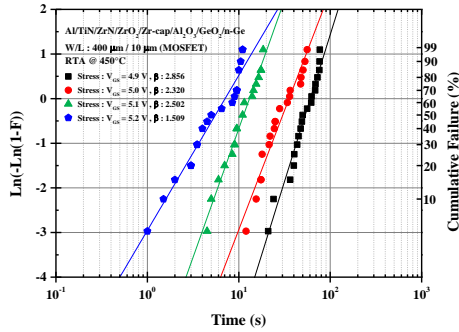


圖 3: 韋伯分布

再來我們以ZrN/ZrO₂ /Zr-cap/ Al₂O₃ /GeO₂為閘極氧化層的 MOS 電容器做變電壓量測下介電質中電荷捕獲與應力誘發漏電流之物理機制及電性分析。

$$\Delta J = \sum_i N_i (E_{ox}, t) \cdot [1 - e^{-(t-t_i)/\tau_i}] + \alpha \cdot t^n \quad (2)$$

電流密度的變化(ΔJ)的第一項為電荷捕獲所貢獻的成分，第二項為應力誘發漏電流(SILC)所貢獻的成分，而在第一項電荷捕獲的成分，我們認為它是由許多不同類型的陷阱(trap) 所影響，因為於較高電壓(>4 V)時，為電荷捕獲(charge trapping)效應，但所產生之陷阱會達到飽和值，如公式(2)之第一項(N_i)，但電流密度還是持續減小，因此我們提出除了初始加偏壓所產生之陷阱(trap)外，經過應力時間增加，還會產生不同類型的陷阱(trap)影響著漏電流，但影響較剛開始產生的輕微許多。把所有不同類型陷阱對閘極漏電流變化的影響加總起來，而影響電荷捕獲效應的參數有 N_i 和 τ_i ， N_i 為 t_i 後的電荷捕獲飽和值，它會受到電場大小及應力時間的影響， τ_i 為捕獲時間常數， t_i 為產生不同類型陷阱的時間點，對應著一組 N_i 和 τ_i ， α 為陷阱產生率， n 為指數律(power law)參數。其中 i 值為同一個應力條件(如-4.9V)下，產生各種不同類型陷阱的次數。第一次產生的陷阱對介電質產生的影響最劇烈，也為電荷捕獲成分中最主要的影響，而每個 N_i 值都會對應到一個 τ_i 值，我們定義 $i=0$ ，且 N_0 值會達到飽和，在 N_0 值達到飽和而漏電流又逐漸減少的情況，這個時間點我們稱為 t_1 ，此時 $i=1$ ，指

的是又有另外一種型態的陷阱產生影響著漏電流，這時 t_1 後的電荷捕獲飽和值(N)為 N_1 。但相較於第一次所產生的值相對很少量，因此我們把它全部加總起來，而模擬出電流密度變化的曲線如圖 4。

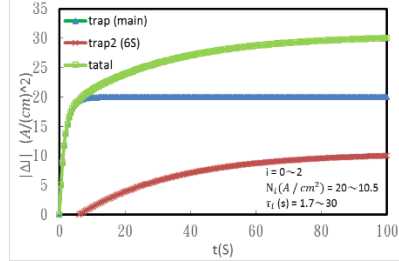


圖 4: 電流密度變化(ΔJ)與時間特性曲線值模擬

圖 5 選擇較典型漏電流變化隨電壓增加之變化的 ΔJ - t 圖，圖中三種符號為實驗數據，穿過中間之黑色實線為使用電荷捕獲(charge trapping)成分模擬曲線，實驗值與模擬值非常的吻合。

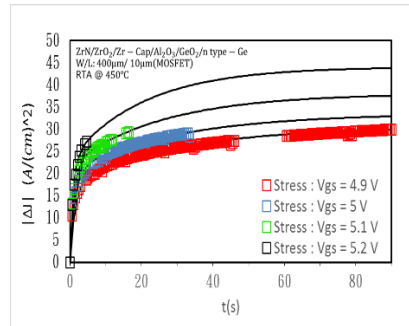


圖 5: 典型漏電流變化隨電壓增加之變化的 ΔJ - t 圖

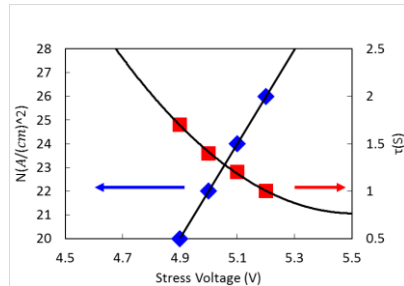


圖 6: 電荷捕獲飽和值及捕獲時間常數與電壓值關係

如圖 6，我們取一開始加偏壓所產生，主導漏電流變化的陷阱來作分析，由圖中可以明顯看到電荷捕獲飽和值與閘極電壓相依，飽和值隨著閘極偏壓增加而線性的增加，約為 0.7~1.1(A/cm²)，而捕獲時間常數也是與閘極偏壓相依，隨著電壓增加而下降，由圖每一個電壓下對應的 N 及 τ 值就可以得出，陷阱的數量及陷阱捕獲電荷的時間行為，進而了解外加偏壓後影響漏電流變化的情形。