

氧化薄膜應用於電阻式記憶體之元件之研究

系所／電子工程學系

指導老師／邱福千

組員／文敬博、劉家豪、游旻昀

近年來，因應元件縮小化的趨勢，進一步節省電阻器所占的空間，電阻式記憶體容量較快閃記憶體增加約 20 倍、耗電量約降低約 200 倍、寫入資訊速度約快一萬倍，可利用堆疊的方式增加其容量，高密度、低成本、低功耗、操作速度快、保存能力佳等優點，讓未來電阻式記憶體取代 NAND Flash 的機率增加許多。本實驗中，我們研究了磷鋅氧化物(PZO)作為介電層的 MIM(Metal-Insulator-Metal) 電容器且以直流掃電壓 (Voltage Sweeping)方式進行電阻轉換特性之研究，並觀察其不同溫度下電阻轉換值，進而分析電阻式記憶體的電流傳導機制、工作機制，如燈絲理論。

(HRS)，此時稱為初始電阻(IRS)，當施加正偏壓，隨電壓值增加至足夠電壓時，傳導路徑形成電流快速增加至限制電流 (70 mA)，電阻值下降至低阻態(LRS)，此過程稱作 Forming。然而，Forming 的電壓我們稱 $V_{forming}$ ，約為 5 伏特，Set 的電壓我們稱 V_{set} ，約為 -1.5 伏特，Reset 的電壓我們稱 V_{reset} ，約為 1.25 伏特。

為了更進一步了解記憶體元件的特性，所以我們做了傳導機制分析，有各種傳導機制的分析，其中有：跳躍傳導 (Hopping Conduction) (圖二)、蕭基發射 (Schottky Emission) (圖三)、歐姆傳導 (Ohmic Conduction) (圖四) 等等。

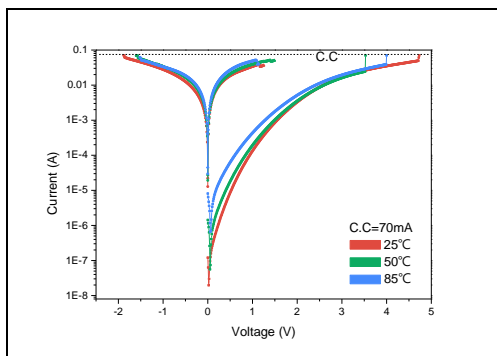


圖 1 I-V 圖

圖 1 為 Ni/PZO/Ni 在 3 個溫度下電壓—電流(I-V)特性圖，我們以掃直流電壓的方式，交替施加正偏壓、負偏壓，至限制電流才停止。我們發現此元件還未施加電壓時為高阻態

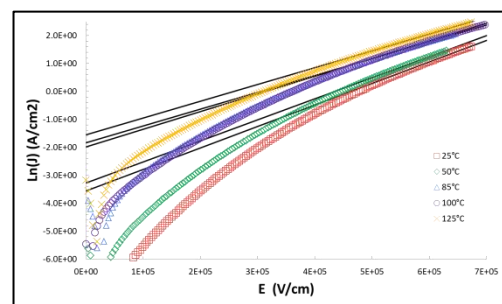


圖 2 Hopping Conduction

藉由 Hopping Conduction 的公式：

$$J = qanv \exp\left[\frac{qaE}{kT} - \frac{\phi_t}{kT}\right]$$

得到 a(陷阱間距)、 E_a (活化能)的參數數值。

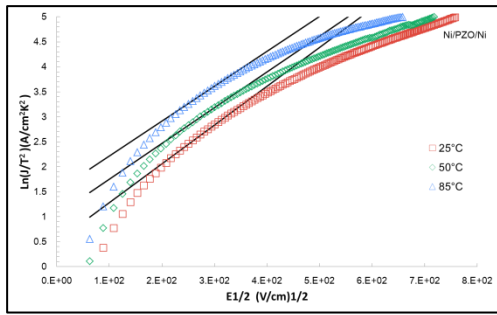


圖 3 Schottky Emission

Schottky Emission 的公式為：

$$J = A^* T^2 \exp\left[\frac{-q(\phi_B - \sqrt{\frac{qE}{4\pi\epsilon_r\epsilon_0}})}{kT}\right]$$

經過推導，我們可以得到 ϕ_B (蕭基能障)、 n (光折射率)

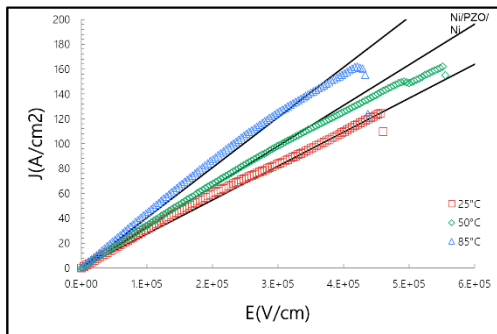


圖 4 Ohmic Conduction

Ohmic Conduction 的公式為：

$$J = N_c e \mu E \exp\left(-\frac{E_c - E_f}{kT}\right)$$

經過計算，我們可以得到 uN_c ，再藉由阿瑞尼士圖 (Arrhenius Plot) (圖五)，我們可以求出 E_a (活化能)

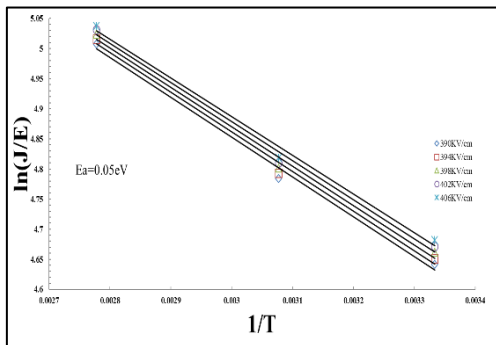


圖 5 Ohmic Conduction's Arrhenius Plot

可從此圖斜率得知 E_a (活化能)

