

先進記憶體元件之研究

系所／電子工程學系

指導老師／邱福千

組員／王嘉敏、姜文萍、林政賢

近年來電阻式隨機存取記憶體 (resistive random access memory, RRAM) 已備受關注，因其俱有與互補式金氧半 (CMOS) 電晶體製程相容、操作電壓低、快速操作、結構簡單化、可多位元記憶、耐久性佳、記憶元件面積縮小化、非破壞性讀取以及可應用於嵌入式記憶體等優點，因此是最具有發展潛力的記憶體之一。

本實驗中，以氧化鋅 (ZnO) 為介電層的 MIM (Metal-Insulator-Metal) 電容器，結構為 Pt or Ag / ZnO / Pt，藉由直流掃電壓 (Voltage sweeping) 之方式，觀察到元件之雙極性電阻轉換行為 (Bipolar resistive switching behavior) 必須要經過形成之過程 (Forming process) 並給予限制電流 (Current compliance) 以保護元件。

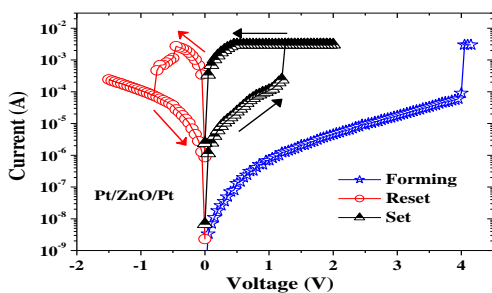


圖 1: 典型鉑/氧化鋅/鉑電容器之雙極性電阻轉換現象。

我們進行在不同溫度 (85°C、105°C、125°C) 之下的電流-電壓特性量測分析，我們可以得到設置電壓和重置電壓跟溫度的關係，靠著進行了不同溫度之下的電流-電壓特性量測，很明顯可以看出溫度會影響元件的設置電壓大小，重置電壓並沒有隨溫度明顯改變。

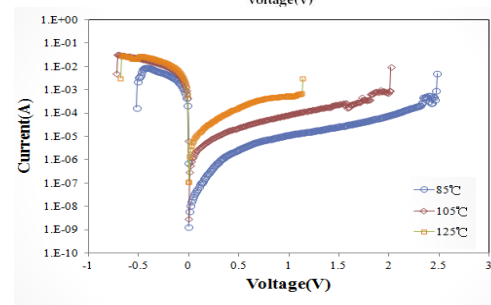
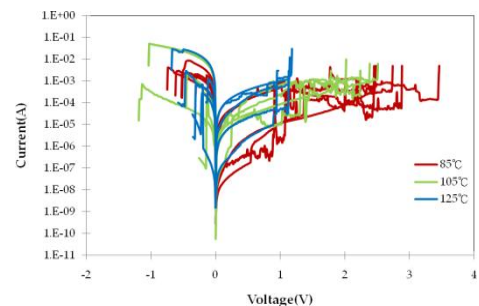


圖 2：變溫於設置電壓和重置電壓之電流-電壓(I-V)特性。

為了了解溫度對記憶體元件所造成的影響，藉此進行了不同電流 (45μA、

75 μ A、105 μ A)之下的電荷崩潰的電荷 (Q_{BD})量測分析,由圖 3 不同施加電流散佈的崩潰電荷,我們發現當施加電流越高, Q_{BD} 有逐漸增加的趨勢。我們將 Q_{BD} 進行韋伯分佈做圖(圖 4),由分布中,各電流之 63%設置 Q_{BD} 為 0.51(C/cm²)、1.142(C/cm²)、16.165(C/cm²), 電流 105 μ A 時 Q_{BD} 明顯上升,反之,45 μ A 時 Q_{BD} 明顯較低,可能意味著隨著施加電流的下降,使得氧化鋅薄膜中有較多的缺陷(Defect)。

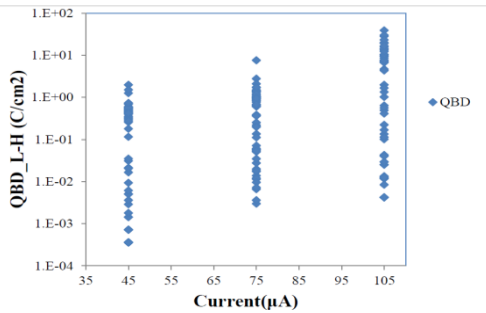


圖 3: 45 μ A、75 μ A、105 μ A 之電荷崩潰-電流(Q_{BD} - Current)特性。

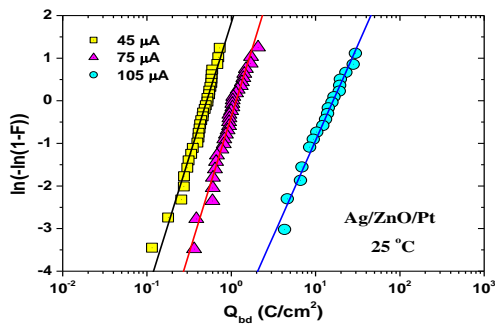


圖 4: 45 μ A、75 μ A、105 μ A Q_{BD} 之韋伯分布。

可靠度方面,進行了直流和交流的循環耐久度(Cycling endurance)測試,在直流循環耐久度方面,元件的可靠度測

試顯示經過一百次循環之後高阻態之阻抗值隨著循環次數增加而降低的趨勢,而低阻態則沒有明顯的變化,此元件具有極佳的交流循環容忍度(>10⁶次),相信 ZnO 薄膜應用於非揮發性記憶體是非常有潛力的。

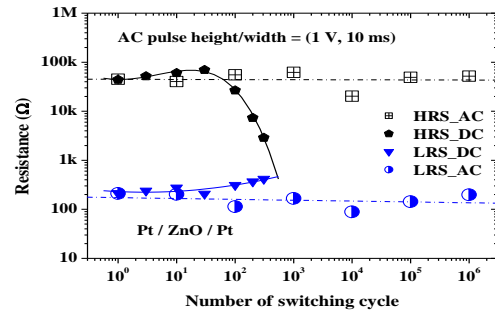


圖 5. 記憶元件的記憶窗隨著交流/直流循環次數變化的情形